【1】===

1°：　問題に示された状態割当てを行ったときの状態遷移表と出力表は，入力と出力の符号は変わらないので，下記のようになる．

現状態　(q_1, q_2) / 入力　(x_1, x_2)	次状態　(q_1', q_2')				出力　(z_1, z_2)			
	0, 0	0, 1	1, 0	1, 1	0, 0	0, 1	1, 0	1, 1
Q0　：　1, 1	1, 1	1, 0	0, 1	＊, ＊	0, 0	0, 0	0, 0	＊, ＊
Q5　：　1, 0	1, 0	0, 1	1, 1	＊, ＊	0, 0	0, 0	1, 0	＊, ＊
Q10　：　0, 1	0, 1	1, 1	1, 1	＊, ＊	0, 0	1, 0	1, 1	＊, ＊
0, 0	＊, ＊	＊, ＊	＊, ＊	＊, ＊	＊, ＊	＊, ＊	＊, ＊	＊, ＊

2°：　この状態遷移表から，状態変数 q_1 および q_2 の次状態 q_1'および q_2'のカルノー図が，それぞれ下図のように得られる．

q_1'　q_1q_2 \ x_1x_2	00	01	11	10
00	＊	＊	＊	＊
01		1	＊	1
11	1	1	＊	
10	1		＊	1

q_2'　q_1q_2 \ x_1x_2	00	01	11	10
00	＊	＊	＊	＊
01	1	1	＊	1
11	1		＊	1
10		1	＊	1

これらより，q_1'および q_2'の状態遷移関数は下記のように書ける．ただし，q_1'に対しては，これ以外にも幾つかの解がある．

$$q_1{}' = \overline{x_1}\cdot\overline{x_2}\cdot q_1 + x_2\cdot q_2 + x_1\cdot\overline{q_1} + x_1\cdot\overline{q_2} = \overline{(\overline{\overline{x_1}\cdot\overline{x_2}\cdot q_1})\cdot(\overline{x_2\cdot q_2})\cdot(\overline{x_1\cdot\overline{q_1}})\cdot(\overline{x_1\cdot\overline{q_2}})}$$

$$q_2{}' = \overline{q_1} + x_1 + \overline{x_2}\cdot q_2 + x_2\cdot\overline{q_2} = \overline{q_1\cdot\overline{x_1}\cdot(\overline{\overline{x_2}\cdot q_2})\cdot(\overline{x_2\cdot\overline{q_2}})}$$

3°：　また，出力 z_1 および z_2 のカルノー図はそれぞれ下図のようになる．

z_1

q_1q_2 \ x_1x_2	00	01	11	10
00	*	*	*	*
01		1	*	1
11			*	
10			*	1

z_2

q_1q_2 \ x_1x_2	00	01	11	10
00	*	*	*	*
01			*	1
11			*	
10			*	

これらより，z_1 および z_2 の出力関数は下記のようにかける．

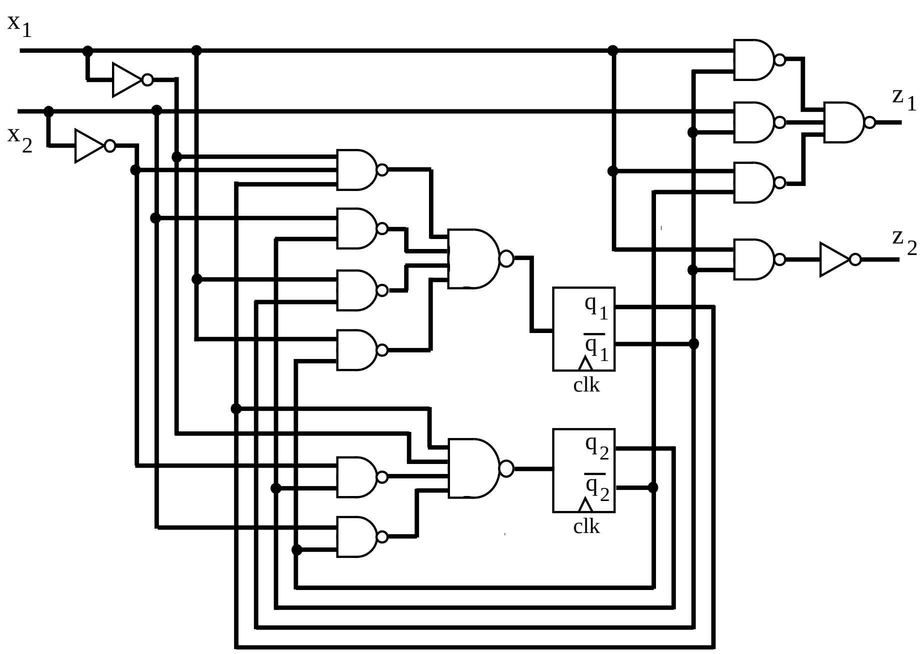
$$z_1 = x_1\cdot\overline{q_1} + x_2\cdot\overline{q_1} + x_1\cdot\overline{q_2} = \overline{(\overline{x_1\cdot\overline{q_1}})\cdot(\overline{x_2\cdot\overline{q_1}})\cdot(\overline{x_1\cdot\overline{q_2}})}$$

$$z_2 = x_1\cdot\overline{q_1} = \overline{\overline{x_1\cdot\overline{q_1}}}$$

4°：　これらより下図の回路が得られる．ただし，ここでは図を簡単化するため，インバータを用いている．同じ入力が入る 2 入力 NAND はインバータとなるので，NAND ゲートだけで表わす場合には，インバータを同じ入力が入る 2 入力 NAND ゲートに置き換えればよい．また，この回路では，カーネルを用いた回路の簡単化は行っていない．

$$z_1 = \overline{(\overline{x_1\cdot\overline{q_1}})\cdot(\overline{x_2\cdot\overline{q_1}})\cdot(\overline{x_1\cdot\overline{q_2}})} \qquad z_2 = \overline{\overline{x_1\cdot\overline{q_1}}}$$

$$q_1{}' = \overline{(\overline{\overline{x_1}\cdot\overline{x_2}\cdot q_1})\cdot(\overline{\overline{x_2}\cdot q_2})\cdot(\overline{x_1\cdot\overline{q_1}})\cdot(\overline{x_1\cdot\overline{q_2}})} \qquad q_2{}' = \overline{q_1\cdot\overline{x_1}\cdot(\overline{\overline{x_2}\cdot q_2})\cdot(\overline{x_2\cdot\overline{q_2}})}$$

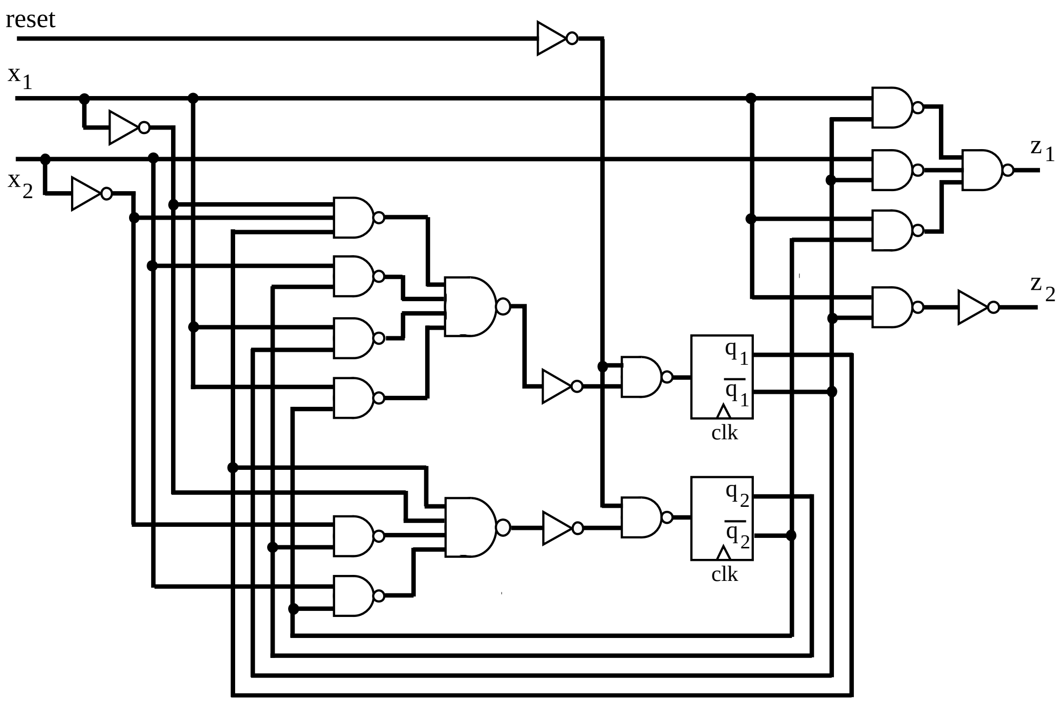


5°：　上記の回路に，2 つの D フリップフロップの初期化回路を挿入するならば，次のようにすればよい．

初期状態は，$q_1 = q_2 = 1$ であるから，初期化信号 reset が 1 であれば，2 つの D フリップフロップに 1 を入れ，reset = 0 であれば，状態遷移回路で決定される値を D フリップフロップに入れるようにすればよい．そのためには，OR ゲートを用いることができる．すなわち，d = x + reset としてやれば，reset = 1 のときには d = 1 となり，reset = 0 のときには d = x となる．ここで，OR は，

$$d = x + \mathrm{reset} = \overline{\overline{x} \cdot \overline{\mathrm{reset}}}$$

とすることにより，NAND に変わる．従って，下図の回路を得る．



6°：　上記の回路の状態遷移回路および出力回路において，カーネル（共通項）を用いて論理ゲートの共有化を行い，多段 NAND 回路にすることにより，ゲート数を削減してみる．そのため，まず，以下の共通項を抽出する．

$$A = x_1 \cdot \overline{q_1}\ , \qquad B = \overline{x_1} \cdot q_1 = \overline{\overline{\overline{x_1} \cdot q_1}} = \overline{x_1 + \overline{q_1}}\ , \qquad C = x_1 \cdot \overline{q_2}$$

さらに，$\overline{x_2} \cdot q_2 + x_2 \cdot \overline{q_2} = q_2 \oplus x_2$ であるから，これを下記のように変形し，

$$\overline{x_2} \cdot q_2 + x_2 \cdot \overline{q_2} = q_2 \cdot \overline{q_2} + \overline{x_2} \cdot q_2 + x_2 \cdot \overline{q_2} + \overline{x_2} \cdot x_2 = q_2 \cdot (\overline{q_2} + \overline{x_2}) + x_2 \cdot (\overline{q_2} + \overline{x_2}) = q_2 \cdot \overline{x_2 \cdot q_2} + x_2 \cdot \overline{x_2 \cdot q_2}$$

以下の共通項　$D = x_2 \cdot q_2$　を抽出する．

これらを用いれば，q_1'，q_2'，z_1，z_2 の論理式は下記のように変形できる．

$$q_1{}' = \overline{x_1}\cdot\overline{x_2}\cdot q_1 + x_2\cdot q_2 + x_1\cdot\overline{q_1} + x_1\cdot\overline{q_2} = \overline{x_2}\cdot B + D + A + C$$

$$q_2{}' = \overline{q_1} + x_1 + \overline{x_2}\cdot q_2 + x_2\cdot\overline{q_2} = \overline{B} + q_2\cdot\overline{D} + x_2\cdot\overline{D}$$

$$z_1 = x_1\cdot\overline{q_1} + x_2\cdot\overline{q_1} + x_1\cdot\overline{q_2} = A + x_2\cdot\overline{q_1} + C$$

$$z_2 = x_1\cdot\overline{q_1} = A$$

従って，これらを NAND を用いて書き変えると，

$$\overline{A} = \overline{x_1\cdot\overline{q_1}}\ , \qquad B = \overline{x_1}\cdot q_1 = \overline{\overline{(\overline{x_1}\cdot q_1)}}\ , \qquad \overline{C} = \overline{x_1\cdot\overline{q_2}}\ , \qquad \overline{D} = \overline{x_2\cdot q_2}$$

$$q_1{}' = \overline{\overline{\overline{x_2}\cdot B + D + A + C}} = \overline{\overline{(\overline{x_2}\cdot B)}\cdot\overline{D}\cdot\overline{A}\cdot\overline{C}}\ , \qquad q_2{}' = \overline{\overline{\overline{B} + q_2\cdot\overline{D} + x_2\cdot\overline{D}}} = \overline{B\cdot\overline{\left(q_2\cdot\overline{D}\right)}\cdot\overline{\left(x_2\cdot\overline{D}\right)}}$$

$$z_1 = \overline{\overline{A + x_2\cdot\overline{q_1} + C}} = \overline{\overline{A}\cdot\overline{(x_2\cdot\overline{q_1})}\cdot\overline{C}}\ , \qquad z_2 = A$$

を得る．これらの式より，以下の回路が得られる．ただし，これは 1 例であり，これ以外の構成はいくつもある．