



電子情報通信レクチャーシリーズ B-5

# 論 理 回 路

電子情報通信学会 ●編

安浦寛人 著

コロナ社

▶電子情報通信学会 教科書委員会 企画委員会◀

- 委員長 ————— 原 島 博 (東京大学名誉教授)
- 幹事 ————— 石 塚 満 (東京大学名誉教授)  
(五十音順)
- 大石進一 (早稲田大学教授)
- 中川正雄 (慶應義塾大学名誉教授)
- 古屋一仁 (東京工業大学名誉教授)

▶電子情報通信学会 教科書委員会◀

- 委員長 ————— 辻 井 重 男 (東京工業大学名誉教授)
- 副委員長 ————— 神 谷 武 志 (東京大学名誉教授)
- 宮 原 秀 夫 (大阪大学名誉教授)
- 幹事長兼企画委員長 ——— 原 島 博 (東京大学名誉教授)
- 幹事 ————— 石 塚 満 (東京大学名誉教授)  
(五十音順)
- 大石進一 (早稲田大学教授)
- 中川正雄 (慶應義塾大学名誉教授)
- 古屋一仁 (東京工業大学名誉教授)
- 委員 ————— 122 名

(2015年8月現在)

## 刊行のことば

新世紀の開幕を控えた 1990 年代、本学会が対象とする学問と技術の広がりとお行きは飛躍的に拡大し、電子情報通信技術とほぼ同義語としての“IT”が連日、新聞紙面を賑わすようになった。

いわゆる IT 革命に対する感度は人により様々であるとしても、IT が経済、行政、教育、文化、医療、福祉、環境など社会全般のインフラストラクチャとなり、グローバルなスケールで文明の構造と人々の心のありさまを変えつつあることは間違いない。

また、政府が IT と並ぶ科学技術政策の重点として掲げるナノテクノロジーやバイオテクノロジーも本学会が直接、あるいは間接に対象とするフロンティアである。例えば工学にとつて、これまで教養的色彩の強かった量子力学は、今やナノテクノロジーや量子コンピュータの研究開発に不可欠な実学的手法となった。

こうした技術と人間・社会とのかかわりの深まりや学術の広がりを踏まえて、本学会は 1999 年、教科書委員会を発足させ、約 2 年間をかけて新しい教科書シリーズの構想を練り、高専、大学学部学生、及び大学院学生を主な対象として、共通、基礎、基盤、展開の諸段階からなる 60 余冊の教科書を刊行することとした。

分野の広がりに加えて、ビジュアルな説明に重点をおいて理解を深めるよう配慮したのも本シリーズの特長である。しかし、受身的な読み方だけでは、書かれた内容を活用することはできない。“分かる”とは、自分なりの論理で対象を再構築することである。研究開発の将来を担う学生諸君には是非そのような積極的な読み方をしていただきたい。

さて、IT 社会が目指す人類の普遍的価値は何かと改めて問われれば、それは、安定性とのバランスが保たれる中での自由の拡大ではないだろうか。

哲学者ヘーゲルは、“世界史とは、人間の自由の意識の進歩のことであり、… その進歩の必然性を我々は認識しなければならない”と歴史哲学講義で述べている。“自由”には利便性の向上や自己決定・選択幅の拡大など多様な意味が込められよう。電子情報通信技術による自由の拡大は、様々な矛盾や相克あるいは摩擦を引き起こすことも事実であるが、それらのマイナス面を最小化しつつ、我々はヘーゲルの時代的、地域的制約を超えて、人々の幸福感を高めるような自由の拡大を目指したいものである。

学生諸君が、そのような夢と気概をもって勉学し、将来、各自の才能を十分に発揮して活躍していただくための知的資産として本教科書シリーズが役立つことを執筆者らと共に願っ

ii 刊 行 の こ と ば

ている。

なお、昭和 55 年以来発刊してきた電子情報通信学会大学シリーズも、現代的価値を持ち続けているので、本シリーズとあわせ、利用していただければ幸いである。

終わりに本シリーズの発刊にご協力いただいた多くの方々に深い感謝の意を表しておきたい。

2002 年 3 月

電子情報通信学会 教科書委員会  
委員長 辻 井 重 男

# まえがき

現代はまさに情報化社会であり、各種の社会基盤やサービスが情報システムの上に構築されて、社会全体が情報ネットワークという神経系で結ばれた各種情報システムの複合体となっている。このような情報化社会を構築する基礎となっているのが、情報通信技術である。その情報通信技術の中核は、デジタル回路によって構成された各種の電子機器であり、またその上で動作するさまざまなソフトウェアである。

論理回路は、主としてシリコン基盤上に形成される半導体素子を中心としたデジタル回路の数学的なモデルであり、現代社会を支える基盤技術の一つである。論理回路の起源は、現在の半導体素子が発明される 20 世紀半ばよりも遥か昔であり、機械的な仕掛けや電磁石を用いた電氣的なスイッチ（リレー素子と呼ばれる）による論理回路と同じ原理の機械が使われた時代もあった。また、その数学的な基礎は、古代ギリシャの論理学や 19 世紀のブール代数にその起源をさかのぼることができる。

1950 年代に固体半導体素子であるトランジスタが発明され、その後、ムーアの法則と呼ばれる「集積度が 3 年で 4 倍となる」という極めて速い技術革新が続き、10 年間で約 1000 倍の性能向上やコスト削減を 40 年以上継続してきた。その結果、1970 年代以降の 40 年間で約 1 兆倍の性能向上とコスト削減という劇的な技術変化をもたらされた。

現代では、世界中で携帯電話やスマートフォンによって、安価な通信や情報伝達が可能となっている。ほぼすべての工業製品に、論理回路で構成されたマイクロプロセッサやメモリが搭載されており、市民に便利なサービスを提供している。このような、急激な技術革新は、社会構造や各種社会基盤のイノベーションを引き起こしており、人々の生活スタイルや人生観さえも変えてきている。

本書は、このように過去半世紀にわたって人類社会に大変革をもたらした、デジタル回路の基本である論理回路の基礎理論と設計手法についての入門書である。過去半世紀における情報通信技術は、人類史的に見ても異常ともいえる急速な発展を遂げた技術分野であるが、その基礎となっている論理回路の基本的な仕組みは、この半世紀の間、ほとんど変わっていない。これはある意味で驚くべきことであり、そこに普遍的かつ本質的な基本原理が内在すると考えられる。学習される読者の皆さんは、「原理を知って、技術を使いこなす」という原点に立ち返って勉強してほしい。論理回路については、すでに多くの優れた教科書や解説書があるが、本書では、過去半世紀の変化を踏まえて、重要と考える原理を中心に平易に解説

したつもりである。読者の皆さんの学習の一助となれば幸いと考える。

本書は1章では、アナログシステムとデジタルシステムの本質的な違いを説明し、デジタルシステムの基礎となる情報の量子化という考え方を理解する。2章では、論理回路の数学的な基礎となる論理関数に関する定義や諸定理、そしてその表現方法を学習する。3章では、現在の論理回路の多くの実現に利用されているCMOS回路の原理を学び、4章と5章で具体的に、与えられた論理関数をCMOSによる組合せ論理回路として実現する方法を学ぶ。

6章では、CMOS回路による記憶を実現する方法を学ぶ。7章と8章では、多くのデジタルシステムの基本となる同期式順序回路の数学的なモデルである有限状態機械について学習する。9章で、2章から8章までの知識を総動員して、同期式順序回路を設計する手法を身につける。10章では、最も基本的なデジタルシステムの構成要素である算術加算と算術乗算を行う回路の構成に触れる。

本書の執筆にあたっては、九州大学工学部でともに論理回路の講義を担当した松永裕介先生、福田晃先生、興雄司先生ほか、多くの教員や学生の皆様のご支援のご協力をいただいたので、ここに心からの感謝を表したい。また、執筆が大幅に遅れたにもかかわらず、多大なるご支援をいただいた電子情報通信学会の関係者やコロナ社の担当の皆様にも心より感謝する。最後に、心身ともに支えてくれた家族にも謝意を表す。

2015年8月

安 浦 寛 人

# 目 次

---

## 1. デジタルシステムの基礎

---

1.1	デジタル方式とアナログ方式	2
1.2	デジタル方式と2進数	5
談話室	2進数表現と10進数表現	6
1.3	デジタルシステムと論理回路	7
	本章のまとめ	8
	理解度の確認	8

## 2. 論理代数と論理関数

---

2.1	論理代数	10
2.1.1	集合, 2項関係, 関数, 演算	10
2.1.2	論理代数の演算と性質	11
談話室	双対原理	14
2.2	論理関数とその表現	14
2.2.1	論理関数	15
2.2.2	真理値表	15
2.2.3	論理式	16
2.2.4	2分決定グラフ	18
談話室	2分決定グラフから進化したデータ構造	20
	NP完全問題	21
	本章のまとめ	21
	理解度の確認	22

### 3. 論 理 素 子

---

3.1	MOS トランジスタと CMOS 回路	24
3.2	基本論理素子	26
	本章のまとめ	29
	理解度の確認	30

### 4. 論理式の最小化

---

4.1	論理式と論理回路	32
4.2	幾何学的表現とカルノー図	34
4.3	カルノー図を用いた論理式の最小化	39
	談話室 Quine-MaCluskey 法	42
	不完全指定論理関数	43
	本章のまとめ	45
	理解度の確認	45

### 5. 組合せ論理回路の設計

---

5.1	論理式からの組合せ論理回路の設計	48
5.2	組合せ論理回路の遅延時間	52
5.3	組合せ論理回路の消費電力	53
	本章のまとめ	54
	理解度の確認	54

### 6. フリップフロップと記憶

---

6.1	受動素子による記憶	56
6.2	能動素子による記憶	57
6.3	マスタースレーブフリップフロップ	60
	本章のまとめ	62

理解度の確認	62
--------	----

## 7. 有限状態機械

---

7.1 有限状態機械とは何か	64
7.2 有限状態機械の数学的定義	66
7.3 有限状態機械と順序回路	69
本章のまとめ	71
理解度の確認	72

## 8. 有限状態機械の状態数の最小化

---

8.1 有限状態機械と状態の等価性	74
8.2 状態数の最小化	75
8.3 状態数の最小化問題の解法	78
談話室 不完全指定有限状態機械	81
本章のまとめ	82
理解度の確認	82

## 9. 同期式順序回路の設計

---

9.1 有限状態機械の順序回路による実現	84
9.2 同期式順序回路の設計手法	91
談話室 設計自動化技術	100
9.3 クロック信号の生成	101
談話室 クロック周期の保証	102
本章のまとめ	103
理解度の確認	104

## 10. 算術演算回路

---

10.1 加算回路	106
談話室 桁上げ先見加算器	109
10.2 乗算回路	109
本章のまとめ	112
理解度の確認	113
引用・参考文献	114
理解度の確認；解説	115
索 引	126

# 1

# デジタルシステムの 基礎

現代のコンピュータをはじめとする情報通信機器や電子機器の多くは、デジタルシステムによりその中核部分が構成されている。論理回路は、デジタルシステムの基本回路である。

本章では、デジタルシステムの基本的な考え方をアナログシステムと対比しながら学習する。

# 1.1 デジタル方式とアナログ方式

情報を記憶（蓄積）、伝送、処理（計算）するためには、各種情報を電流や電圧などの物理的な量に置き換え表現することが必要である。ここでは、広く利用されているデジタル方式とアナログ方式の原理を学習し、それぞれの利点と欠点を学ぶ。

アナログ（analog）方式は、過去1世紀にわたりラジオやテレビなどの音声や画像情報の伝送に広く用いられた方式である。初期のコンピュータも記憶や処理にアナログ方式が一時使われた。アナログとは、相似や類似という意味が語源であり、連続量である元の情報とそれを表す信号としての物理量が、基本的にある種の相似関係をもつ方式である。

図1.1にアナログ方式による情報の取り扱いの原理を示す。連続量である元の情報（原情報：例えば音の高低や画素の色など）は、1価関数  $f(x)$  によって連続量の信号（電流、電圧、振幅、周波数、位相などの物理量）に変換される。例えば、原情報の値が  $a$  の場合、信号値  $f(a)$  に変換される。この信号値が、記憶されたり、伝送されたりする。計算等の処理に使われる場合もある。

一般に、記憶・伝送・処理の過程で、各種の雑音によって信号値が本来の値からずれる可能

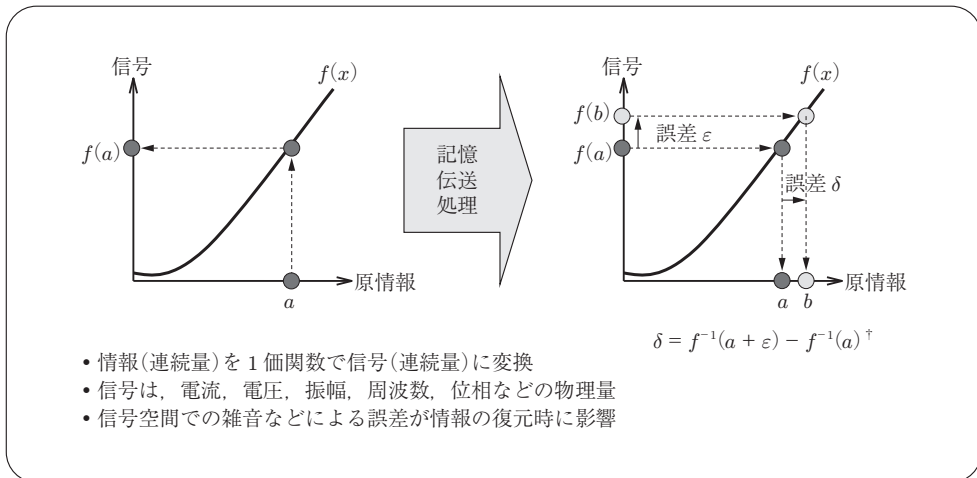


図 1.1 アナログ方式の原理

$\dagger f^{-1}$  は  $f$  の逆関数を表す。

性がある。図 1.1 の右図に示すように、信号値  $f(a)$  が  $f(b)$  へずれた場合（誤差  $\varepsilon$  の発生）、この信号値から情報を復元したとき、原情報  $a$  は、 $b$  という値にずれてしまう。すなわち、信号の記憶・伝送・処理の過程で発生する誤差は、 $f^{-1}(x)$  を介してそのまま原情報の誤差  $\delta$  となる。

一方、デジタル (digital) 方式による情報の取り扱い、20 世紀後半の半導体集積回路技術の発展とともに多くの情報通信機器で広く利用され、コンピュータや現代の家電製品の多くもデジタル方式を採用している。我が国では、2011 年からは 50 年以上続いたテレビの地上波アナログ放送が廃止され、デジタル方式へ変更された。デジタルとは、もともとは指を表す語が語源であり、手の指を曲げたり延ばしたりして数を数える動作から、数字や数値を表す桁の意味に使われるようになった。

図 1.2 にデジタル方式の原理を示す。連続量である元の情報を、階段関数  $g(x)$  によって離散量の符号 (code) に変換される。例えば、図において原情報の値が  $a$  と  $b$  の場合、いずれも信号値  $g(a) = g(b) = 2$  へ変換される。この符号化の過程では、連続した異なる原情報が同一の符号に変換されることになる。すなわち、原情報  $b$  を中心とする情報に対する符号は、すべて  $g(b)$  となる。このようにデジタル方式では、符号化の過程において離散化 (量子化とも呼ぶ) に伴う必然的な誤差  $\varepsilon$  が生じる。これを量子化誤差 (quantization error) と呼ぶ。符号は更に電流、電圧、振幅、周波数、位相などの物理量を用いた信号へと変換される。

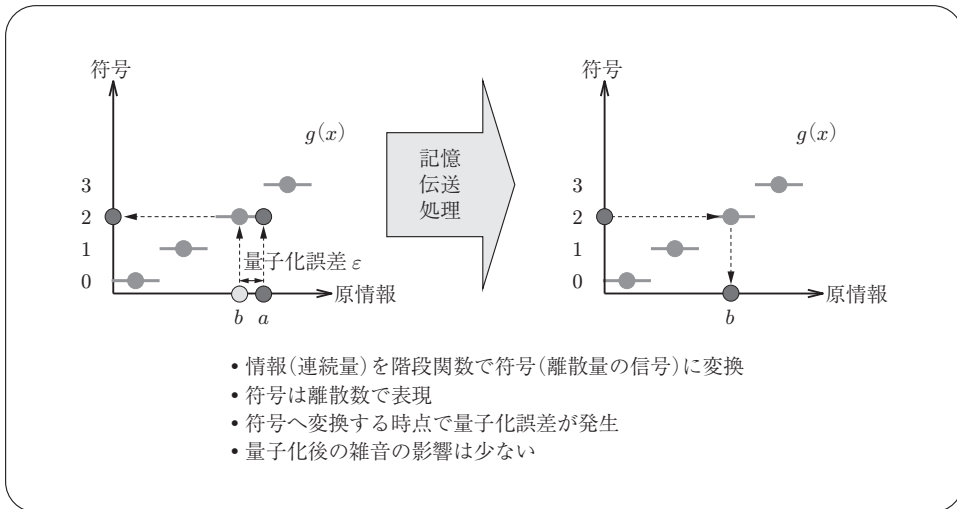


図 1.2 デジタル方式の原理

図 1.3 で、対象物の測定された重さの情報を伝送する例によって、アナログ方式とデジタル方式を比較する。物理的な信号としては電圧を用いるとし、アナログ方式は、 $s$  [V] =  $2x$  [kg] によって信号に変換されるとする。この例では、原情報 3.14 kg は、信号値として電圧 6.28 V へ変換される。デジタル方式では、0 kg から 1 kg までを (0, 0)、1 kg から 2 kg まで

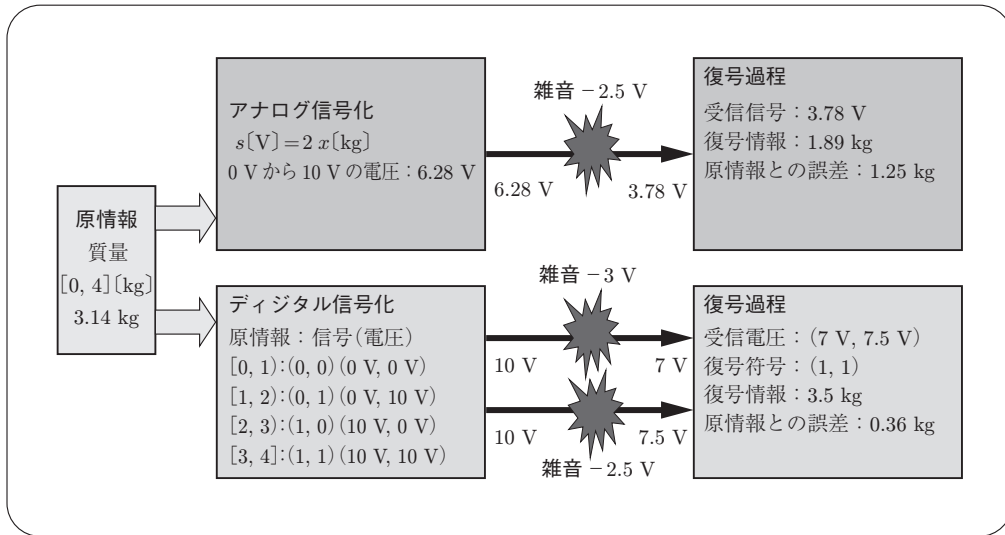


図 1.3 アナログ方式とデジタル方式の比較

を (0, 1), 2 kg から 3 kg までを (1, 0), 3 kg から 4 kg までを (1, 1) という, 2次元 (2つの値) の 2値 (0 または 1 の 2 値のみを使う) ベクトル符号で表すことにする. 元の情報に戻す (復号と呼ぶ) ときは, (0, 0) は 0.5 kg, (0, 1) は 1.5 kg, (1, 0) は 2.5 kg, (1, 1) は 3.5 kg とする. このとき, 離散化誤差は最大 0.5 kg となる. 更に, この 2 値ベクトルの各要素の 0 を電圧 0 V, 1 を電圧 10 V で表す. 原情報 3.14 kg は, (10 V, 10 V) という 2 本の信号線の電圧信号へと変換される. 受信信号が 5 V 未満の場合は 0, 5 V 以上の場合は 1 と判定することにする.

信号の伝達の途中で, 雑音により電圧の降下が生じたとする. この場合, アナログ方式では, その雑音そのまま受信される情報に反映され, 2.5 V の電圧の降下が 1.25 kg の誤差となって現れる. 一方, デジタル方式では, 符号化の段階で 0.36 kg の量子化誤差が生じるが, 伝送の途中で 5 V より小さな電圧降下が起こっても, 受信信号は (1, 1) と判定され, 3.5 kg という情報が伝送されたことになる.

この例では, 2次元 (2つの値) の 2 値ベクトルを用いたが, 3次元の 2 値ベクトルを用いると離散化誤差は半分に, 4次元の 2 値ベクトルでは 1/4 に減少させることができる. その代償として, 情報を伝送する伝送線は, 3 本あるいは 4 本に増えることになる.

このように, デジタル方式では符号化の段階での量子化誤差は避けられないが, 符号化の後には, 雑音の影響を受けにくい情報の記憶・伝送・処理が行える. これは, 複雑なシステムを構築するうえで

- 1) 設計段階における雑音対策を簡単にできる
- 2) システム自身の雑音による誤動作の確率を下げるができる

3) 製造段階の素子の製造ばらつきの影響を小さくできる  
 という利点があり、現在では多くの電子機器や情報通信機器の主要部分にデジタル方式が  
 用いられるようになっていく。

## 1.2 デジタル方式と2進数

現在のデジタル方式の多くは、2進数表現への符号化を基本としている。本節では、デジタル方式が2進数表現を用いる理由について学ぶ。

デジタル方式においては、原情報を離散値の符号に変換する。実用的なシステムでは、符号として整数の有限集合を用いることが多い。整数を表現するために、我々は日常、**10進数表現** (decimal representation) と呼ばれる10を基数とする位取り基数表現を用いている。一方、デジタルシステムでは、2を基数とする位取り基数表現である**2進数表現** (binary representation) が広く用いられる。

2進数表現は、各桁が0か1で表され、 $n$ 桁の2進数  $(x_{n-1}x_{n-2}\cdots x_1x_0)$  は

$$\sum_{i=0}^{n-1} x_i 2^i$$

という整数を表す。各桁の  $x_i$  は0か1であるため、これを2つの物理量（電圧の高低、電流の有無など）に対応させることにより、単純な物理現象による記憶・伝送・処理が可能となる。図1.3では、0から3までの4つの整数の2進数表現を符号として用いたことになる。

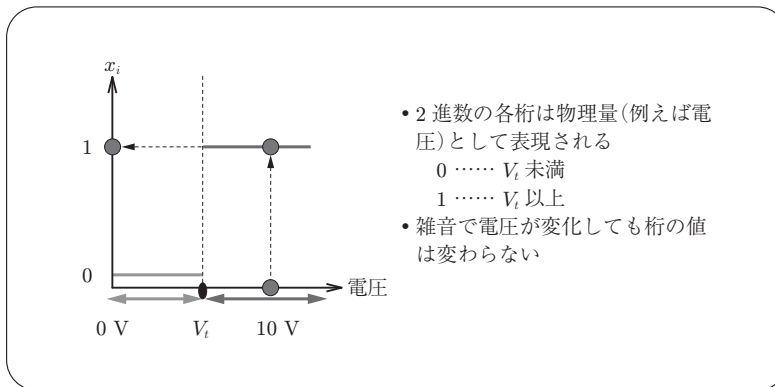


図 1.4 2進数表現と電圧の対応

2進数表現の各桁を、図 1.4 に示すように、例えば  $x_i$  の 0 と 1 を電圧の 0V と 10V に対応させる。復号のときには、0V と 10V の中間の電圧  $V_t$  (しきい電圧と呼ばれる) より小さいか大きいかによって、 $x_i$  の値が 0 であるか 1 であるかを判定する。このため、雑音によって電圧が変化しても  $V_t$  を超えない限り、 $x_i$  の値は変わらない。

最近のデジタルシステムでは、各桁を 2 値 (0 と 1) で表す 2 進数表現以外に、3 値や 4 値を使うものも一部で実用化されているが、大半のシステムは 2 値を利用している。これは、物理現象に対応させる段階で、3 値の場合は 2 つ、4 値の場合は 3 つのしきい値 (図 1.4 のしきい電圧  $V_t$  に対応する値) を用意しなければならず、システムや回路によるしきい値を超えたかどうかの判定の実現が難しくなることに起因している。

2 値を利用するデジタルシステムは、最も単純な仕組みであり、究極のデジタルシステムといえる。一般に単純な仕組みほど実現が簡単であり、設計や製造が容易となる。これが、2 進数表現を用いる理由である。

## ☞ 談 話 室 ☞

**2 進数表現と 10 進数表現** 2 進数表現と 10 進数表現は、図 1.5 のような手順で相互に変換できる。いつでも相互変換ができるように練習しておこう。

2 進数表現から 10 進数表現に

$$d = \sum_{i=0}^{n-1} b_i 2^i$$

$(10110101) = 1 \cdot 2^7 + 0 \cdot 2^6 + 1 \cdot 2^5 + 1 \cdot 2^4$   
 $\quad + 0 \cdot 2^3 + 1 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0$   
 $= 128 + 32 + 16 + 4 + 1$   
 $= 181$

$(0.0101) = 0 \cdot 2^{-1} + 1 \cdot 2^{-2} + 0 \cdot 2^{-3} + 1 \cdot 2^{-4}$   
 $= 0.25 + 0.0625$   
 $= 0.3125$

10 進数表現から 2 進数表現に

181 =	2 で割ると 90 余り...	1	下位
90	2 で割ると 45 余り...	0	
45	2 で割ると 22 余り...	1	
22	2 で割ると 11 余り...	0	
11	2 で割ると 5 余り...	1	
5	2 で割ると 2 余り...	1	
2	2 で割ると 1 余り...	0	
1	2 で割ると 0 余り...	1	上位

↓

(10110101)

図 1.5 2 進数表現と 10 進数表現の変換

# 索

# 引

## 【あ】

アナログ方式 ……2, 8

## 【い】

位相同期回路 ……102  
インバータ ……25

## 【か】

加算 ……106  
加算回路 ……106  
加算器 ……106  
加数 ……106  
カルノー図 ……36, 45  
関数 ……10

## 【き】

偽 ……12  
記憶 ……56, 64  
記憶装置 ……7  
幾何学的表現 ……34-36, 40, 45  
帰納的 ……16  
規模 ……51  
基本論理素子 ……29  
キャッシュメモリ ……58  
吸収律 ……13

## 【く】

組合せ論理回路 ……29, 48, 54  
組込みシステム ……7  
位取り基数表現 ……5  
クロック ……58  
クロック周期 ……97, 102  
クロック信号 ……95, 101, 104  
——の周期 ……95

## 【け】

系列検出器 ……92  
桁上げ先見加算器 ……109  
結合律 ……13  
ゲート ……24

## 【こ】

交換律 ……13  
恒等関数 ……13

誤動作 ……4  
コンセンサス ……14

## 【さ】

最簡積和表現 ……39  
最小化順序 2 分決定グラフ  
……………20  
最小項 ……17  
最小積和表現 ……39, 48  
最大項 ……17  
最短符号 ……86  
雑音 ……4, 7  
算術演算 ……106

## 【し】

しきい電圧 ……6, 26  
時系列信号 ……64  
自動設計のプログラム ……43  
自動販売機 ……64  
シャノン ……19  
シャノン展開 ……19  
主項 ……40  
出力アルファベット  
……………66, 84, 92  
出力関数 ……66, 84, 92  
出力変数 ……10  
順次桁上げ加算器 ……109  
順序回路 ……64, 71, 84  
順序機械 ……64  
順序対 ……10  
乗算 ……109  
乗算器 ……111  
乗数 ……110  
状態集合 ……66, 84, 92  
状態数最小化 ……81, 82, 92  
状態数最小化問題 ……75, 81  
状態遷移関数 ……66, 71, 84, 92  
状態遷移図 ……68  
状態遷移表 ……67  
消費エネルギー ……51  
消費電力 ……53  
真 ……12  
真理値表 ……15

## 【す】

推移律 ……78  
水晶 ……101, 102  
スタティックラッチ ……57, 62

## 【せ】

製造ばらつき ……5  
積項 ……16  
積和標準形 ……17  
積和論理式 ……16  
設計自動化技術 ……100  
零元 ……13  
ゼロサプレスタイプ BDD ……21  
全加算器 ……106

## 【そ】

双対原理 ……14  
相補的 MOS ……25  
相補律 ……13  
ソース ……24, 56

## 【た】

対称律 ……78  
代数系 ……10  
ダイナミックラッチ ……56, 62  
代表元 ……78  
大容量磁気ディスク ……7  
単位元 ……13  
単項演算 ……10, 12

## 【ち】

遅延時間 ……52, 53, 97  
超立方体 ……35  
直積 ……10  
直列 ……26  
直列加算器 ……70, 106, 112  
直列乗算器 ……111, 112

## 【て】

デジタル通信 ……7  
デジタル方式 ……2, 3, 5, 8  
デジタル放送 ……7  
電力消費 ……53

**【と】**

等 価 ..... 75, 76  
 ——な状態 ..... 76, 82  
 同 期 ..... 85, 95, 96  
 同期式順序回路 ..... 91, 95, 103  
 動作速度 ..... 51  
 同値関係 ..... 78  
 ド・モルガンの法則 ..... 14, 50  
 トランスファゲート ..... 56  
 ドレーン ..... 24, 56

**【に】**

入力アルファベット  
 ..... 66, 84, 91  
 入力変数 ..... 10

**【は】**

排他的論理和 ..... 13  
 発 熱 ..... 53  
 ハードウェア記述言語 ..... 51  
 反射律 ..... 78  
 半導体トランジスタ ..... 24

**【ひ】**

被加数 ..... 106  
 被乗数 ..... 110  
 必須主項 ..... 40  
 否 定 ..... 11

**【ふ】**

フィードバックループ ..... 57  
 負荷容量 ..... 53  
 不完全指定有限状態機械  
 ..... 81, 82

不完全指定論理関数 ..... 43  
 復元律 ..... 14  
 複雑な論理素子 ..... 26  
 符 号 ..... 3  
 符号化 ..... 70, 84, 86  
 符号割当 ..... 86, 89, 92, 103  
 プライアント ..... 20  
 フラッシュメモリ ..... 7  
 フリップフロップ ..... 56  
 分 割 ..... 78  
 分周器 ..... 102  
 分配律 ..... 13

**【へ】**

並 列 ..... 26  
 並列加算器 ..... 107, 112  
 並列乗算器 ..... 111, 113  
 ベキ等律 ..... 13

**【ま】**

マスタースレーブフリップ  
 フロップ ..... 60, 62, 85

**【み】**

湊 真一 ..... 20

**【め】**

メモリ回路 ..... 56

**【ゆ】**

有限オートマトン ..... 64  
 有限状態機械  
 ..... 64, 66, 71, 91, 103  
 ——の等価性 ..... 82

**【よ】**

良い回路 ..... 33, 34

**【ら】**

ラッチ ..... 56

**【り】**

離散化 ..... 3  
 リテラル ..... 16  
 量子化 ..... 3, 64  
 量子化誤差 ..... 3, 4, 7, 8  
 リング発信器 ..... 101

**【れ】**

レジスタ ..... 58

**【ろ】**

論理回路 ..... 7  
 論理学 ..... 12  
 論理関数 ..... 14, 21  
 ——の簡単化 ..... 45  
 論理合成技術 ..... 100  
 論理合成プログラム ..... 51  
 論理式 ..... 16, 21  
 論理積 ..... 11  
 論理素子 ..... 24  
 論理代数 ..... 10, 11, 21  
 論理変数 ..... 16  
 論理和 ..... 11

**【わ】**

和 項 ..... 16  
 和積標準形 ..... 17  
 和積論理式 ..... 16

**【A】**

algebraic system ..... 10  
 analog ..... 2  
 AND ..... 11  
 AND-OR 2 段回路 ..... 50, 54

**【B】**

BDD ..... 18  
 binary operation ..... 10  
 binary relation ..... 10  
 binary representation ..... 5

**【C】**

canonical product of sums form  
 ..... 17

canonical sum of products form  
 ..... 17  
 carry look-ahead adder ..... 109  
 CD ..... 7  
 clock ..... 58  
 CMOS ..... 24, 25  
 CMOS 回路 ..... 7  
 CMOS 論理回路 ..... 29  
 code ..... 3  
 C. E. Shannon ..... 19

**【D】**

decimal representation ..... 5  
 delay time ..... 52  
 digital ..... 3  
 direct product ..... 10

don't care ..... 44, 89  
 DRAM ..... 57  
 DVD ..... 7  
 dynamic latch ..... 56

**【E】**

equivalent ..... 75  
 EXOR ..... 13

**【F】**

FA (finite automaton) ..... 64  
 FA (full adder) ..... 106  
 False ..... 12  
 feedback loop ..... 57  
 flash memory ..... 7  
 flip-flop ..... 56

FSM ..... 64

**【I】**incompletely specified finite  
state machine ..... 82

inverter ..... 25

**【L】**

latch ..... 56

literal ..... 16

logical expression ..... 16

logical formula ..... 16

logical inverse ..... 11

logic algebra ..... 10

logic element ..... 24

logic function ..... 14

**【M】**

master-slave flip-flop ..... 60

maxterm ..... 17

Mealy 型 ..... 67, 92

memory ..... 56, 64

memory circuit ..... 56

minterm ..... 17

Moore 型 ..... 67

MOS トランジスタ ..... 24

MOSFET ..... 24

**【N】** $n$  組 ..... 10 $n$  チャンネル MOS ..... 24 $n$  変数論理関数 ..... 15

NAND ..... 27

NOR ..... 27

NP 完全問題 ..... 21

NP complete problems ..... 21

**【O】**

one-hot 符号 ..... 86

OR ..... 11

ordered pair ..... 10

**【P】** $p$  チャンネル MOS ..... 24

parallel adder ..... 107

parallel multiplier ..... 111

PLL ..... 102

principle of dual ..... 14

product of sums ..... 16

product term ..... 16

**【Q】**

quantization error ..... 3

Quine-MaCluskey 法 ..... 42

**【R】**

ring oscillator ..... 101

ripple carry adder ..... 109

ROBDD ..... 20

R. E. Bryant ..... 20

**【S】**

sequential circuit ..... 64, 84

sequential machine ..... 64

serial adder ..... 106

serial multiplier ..... 111

state transition diagram ..... 68

state transition table ..... 67

static latch ..... 57

sum of products ..... 16

sum term ..... 16

switching function ..... 14

synchronous sequential circuit

..... 91

**【T】**

transfer gate ..... 56

True ..... 12

truth table ..... 15

**【U】**

unary operation ..... 10

**【V】**

Verilog HDL ..... 51

VHDL ..... 51

**【Z】**

ZDD ..... 21

~~~~~

**【数 字】**

10 進数表現 ..... 5, 6

2 項演算 ..... 10, 12

2 項関係 ..... 10

2 進数表現 ..... 5, 6, 8

2 分決定グラフ ..... 18, 21

— 著者略歴 —

安浦 寛人 (やすうら ひろと)

1980年 京都大学大学院工学研究科博士課程中退 (情報工学専攻)

1983年 工学博士 (京都大学)

現在, 九州大学理事・副学長

論理回路

Logic Circuit Design

© 一般社団法人 電子情報通信学会 2015

2015年10月8日 初版第1刷発行

検印省略

編者 一般社団法人  
電子情報通信学会  
<http://www.ieice.org/>  
著者 安浦 寛人  
発行者 株式会社 コロナ社  
代表者 牛来真也

112-0011 東京都文京区千石 4-46-10

発行所 株式会社 コロナ社

CORONA PUBLISHING CO., LTD.

Tokyo Japan Printed in Japan

振替 00140-8-14844・電話 (03)3941-3131(代)

<http://www.coronasha.co.jp>

ISBN 978-4-339-01820-2

印刷：三美印刷／製本：愛千製本所



本書のコピー、スキャン、デジタル化等の無断複製・転載は著作権法上での例外を除き禁じられております。購入者以外の第三者による本書の電子データ化及び電子書籍化は、いかなる場合も認めておりません。

落丁・乱丁本はお取替えいたします