

ま え が き

デジタル回路は、1970年代にデジタルICが容易に入手できるようになって以降、多くの研究者・開発者のさまざまな挑戦により改良がなされ、いまや日常生活の隅々に盛り込まれ、明解に意識されないかもしれませんが、私たちの生活に欠かせない存在になっています。

筆者の世代の研究者は、そういったデジタル回路の改良の歴史を時系列で経験することができた幸いな世代なのかもしれません。例えば、大学生時代には国産のパーソナルコンピュータが身近に利用できるようになり、それまでは専用のデジタル・アナログ回路により作らざるを得なかった各種機器を、コンピュータ制御による機器に変貌させることができました。

一方、利用していたパーソナルコンピュータが故障した場合、秋葉原の部品街に行けば交換部品を容易に入手でき、はんだ付けにより自分でコンピュータを修理することもできましたし、それがさらに技術の理解にもつながっていました。しかし現代のコンピュータは、自分で修理することはきわめて困難であるばかりでなく、コンピュータ基板上のオーディオコネクタが破損ただけでメインボード交換を伴う修理になるほど、コンピュータのハードウェア部分がブラックボックス化しています。

そういった環境の中で、コンピュータやさまざまなデジタル機器の基礎となるデジタル回路の学習をする学生は、半導体から、完成品の一つであるコンピュータに至るまで、複数の科目により一つひとつ完成度の高い技術の理解を求められ、それらを相互に連結する知識的な理解を感じることも難しくなり、ゴールを感じることやさらなる課題を見いだすことも難しい状態に陥っているものと想像しています。さらに、コンピュータの応用技術は、スマートフォンやタブレットなど身近で簡単に利用できる機器に発展しており、その

「見た目の簡単さ」と「中身の技術の高度さ」のアンバランスは、年々増していく傾向にあります。

本書は、小規模なコンピュータシステムを自ら設計製作できることをゴールの一つに据えています。現代では、多種多様な機能が1パッケージに盛り込まれた組込み CPU がすでに存在しており、この目標部分をもブラックボックスにすることも可能ではあります。しかし、組込み CPU 自体を基礎、基盤にすることは、必ずしも適切ではないと考えます。基礎となるさまざまな知識・基盤技術のエッセンスを、基礎技術から応用技術まで系列的に示し、さらに歴史的に見た技術革新の必然性を認識して、少し範囲の広い知識を連結させていくことを、本書の本質的な目標にしたいと考えています。さらに、デジタル回路やその実装技術を深く理解し改善していくには、電気磁気学や電気回路といった電気系の基礎知識が必要になりますが、そういった学問とデジタル回路との接点もある程度示していきたいと考えています。そういったエッセンスをもとに学習すれば、現役の若いエンジニアにとっては、多様な組込み CPUの中から最適なものを選び、柔軟に応用する確固たる基礎を身に付けるきっかけになるかもしれません。また、これからエンジニアを目指そうとする学生の中には、完成品をイメージしながら、基盤的な半導体の進歩に尽力する人が現れるかもしれませんが、さらに別の学生は、半導体の応用技術であるデジタル IC の開発、あるいはコンピュータの開発、利用技術の開発に尽力する人になるものと想像しています。

一方、コンピュータの応用技術の一つには、C 言語をはじめとするプログラミング言語があります。特に C 言語を理解し高度に応用する鍵の一つにはポインタがあり、ハードウェアを高度に制御するプログラミングが可能ですが、プログラムだけを学習してははその本質的な理解は困難です。本書では、文法的な解説は省きますが、ポインタとはメモリの番地情報であることを明快に示し、コンピュータのハードウェアとソフトウェアとの知識的な融合の一端も示します。

本書で築くことができる基盤は、場合によっては細長い基盤になるかもしれ

ませんが、参考文献をもってさらに基本となる知識やトピックスにつなげ、現状の理解を目的とした勉強だけではなく、さらなる研究者・開発者の基礎的知識の養成につながることを期待しています。また、比較的新しい技術については、その概要の紹介にとどめますが、詳細はぜひともほかの雑誌、書籍や研究者の学術論文を参考にさせていただきたいと思います。なお、本書に掲載する参考文献は、学術論文や書籍はもちろんのこと、各メーカーの技術仕様書、電子回路系の月刊誌なども含めています。そのほか参考になるホームページが多数存在していますので、掲載したキーワードをもとに検索することを強く勧めます。

なお、筆者は、学部学生時代から博士号取得後まで、デジタル回路のみならず OP アンプを使ったアナログ演算回路から、デジタルシグナルプロセッサ (DSP) を組み込んだ音声信号処理回路の開発と応用に関する研究に従事しておりました。特に、筆者が開発した DSP による信号処理回路は、全回路図の設計と試作を行ったのち、企業により受注生産されており、高速なデジタル回路を正常に動作させるための実践的知識・技術的経験は持っているつもりです。現在では、FPGA を用いた信号処理回路の設計もやっているとはいえ、主たる研究はデジタル信号処理に関する理論的研究・実用化研究・応用研究が中心であり、必ずしもデジタル回路そのものの研究者ではありません。したがって本書はむしろ、ユーザの視点が強いものになると想像していただきたくと思いますが、デジタル回路に関連する分野を専門としたい方には、興味をそそる内容になるものと考えています。

2014 年 9 月

鎌田 弘之

目 次

1. デジタル回路の基本

1.1 MOSFET によるスイッチ回路	1
1.1.1 n 型半導体と p 型半導体	1
1.1.2 nMOS の構造と動作原理	2
1.1.3 pMOS の構造と動作原理	3
1.2 スwitch回路としての動作	3
1.2.1 スwitch回路を利用した反転回路の構成	5
1.2.2 実用的な nMOS, pMOS スwitch回路	7
1.2.3 しきい値 (閾値)	10
1.3 CMOS によるデジタル回路の現状と課題	11

2. 基本論理回路

2.1 基本的な論理演算	14
2.1.1 反 転 (NOT)	14
2.1.2 論理積 (AND)	15
2.1.3 論理和 (OR)	15
2.1.4 論理演算に関わる重要な定理・公式	16
2.2 論理回路の応用	19
2.2.1 非反転回路 (バッファ回路)	19
2.2.2 排他的論理和 (XOR)	20
2.3 デジタル回路に適した論理演算	21
2.3.1 NAND 回 路	21
2.3.2 NOR 回 路	25
2.3.3 XOR 回路の高速化	26

2.3.4 多入力の論理回路	27
2.4 正論理と負論理	29
2.4.1 回路図に出てくる○の見方, 扱い方	29
2.4.2 回路の改良	32
2.5 用途に合わせて設計された論理回路	33
2.5.1 オープンドレーン回路	33
2.5.2 シュミットトリガ回路	35
2.5.3 差動回路	38
2.5.4 3ステートロジック回路	40
2.5.5 論理 IC のパッケージ	42

3. フリップフロップ回路

3.1 RS-FF 回路	44
3.1.1 内部構造と動作	44
3.1.2 状態遷移図	46
3.1.3 利 用 例	47
3.1.4 ノイズ対策	48
3.1.5 マスタスレイブ型 FF 回路	49
3.2 JK-FF 回路	50
3.3 D-FF 回路	55
3.4 T-FF 回路	56
3.5 FF 回路の応用	58
3.5.1 シフトレジスタ	58
3.5.2 同期カウンタ	59
3.5.3 擬似乱数発生器	60

4. 論 理 設 計

4.1 加法標準形	61
4.2 乗法標準形	62
4.3 カルノー図	64

4.3.1	基本的な考え方	64
4.3.2	ハザード	66
4.3.3	さまざまな論理設計例	68
4.4	演算回路の設計	70
4.4.1	加算回路	70
4.4.2	2の補数による正負反転回路	72
4.4.3	減算回路	73

5. メモリ回路

5.1	メモリ回路の分類と展望	76
5.2	ROM	78
5.2.1	MROM	78
5.2.2	EPROM	79
5.2.3	EEPROM	79
5.2.4	フラッシュメモリ	80
5.2.5	ROMの現状と展望	84
5.3	RAM	84
5.3.1	SRAM	85
5.3.2	SRAMの現状と課題	86
5.3.3	DRAM	87
5.3.4	メモリセルの周辺回路	89
5.4	メモリ回路の構成	91
5.4.1	アドレスデコーダ	91
5.4.2	メモリ動作のタイムチャート	94
5.4.3	メモリアクセスに要する時間	97
5.4.4	DRAMのバーストモード	98

6. マイクロコンピュータの概要

6.1	マイクロコンピュータのルーツ	101
6.2	？ビットCPUとは	102

6.3 機 械 語	103
6.4 マイクロコンピュータによる演算	105
6.5 CPU の動作原理	106
6.6 データバスとアドレスバス	107
6.7 システムクロックと各種規格の必要性	109
6.8 パラレルデータ伝送とシリアルデータ伝送	111
6.9 「配線」を表す電気回路	115
6.10 キャッシュメモリ	118
6.11 パイプライン処理	121
6.12 マルチコア・マルチスレッド時代	122

7. 小規模コンピュータの設計

7.1 Z80 のピン配置と機能の概要	124
7.2 CPU の基本動作とタイムチャート	128
7.3 CPU とメモリ回路の接続	131
7.4 接続する論理回路・メモリ IC の仕様決定	138
7.5 CPU と I/O 機器の接続回路	140
7.6 割 込 み 処 理	141
7.6.1 NMI	142
7.6.2 INT	143
7.7 DMA	149
7.8 その他の留意点	152
7.8.1 電 源	152
7.8.2 リ セ ッ ト	153
7.8.3 安定動作に必要な抵抗, コンデンサ	154
7.9 CPU 内部のレジスタと機能	156
7.9.1 アキュムレータとデータレジスタ	157
7.9.2 インデックスレジスタ	158
7.9.3 プログラムカウンタ	159

7.9.4 ステータスレジスタ	160
7.9.5 スタックポインタ	161
7.9.6 セグメントレジスタ	167
7.10 組込み CPU と FPGA	168

付 録

A. 2 進数と演算	171
A.1 2 進数と 10 進数	171
A.2 2 進数による数値表現	173
A.3 2 進数による加算	175
A.4 2 進数による減算	176
A.5 2 進数による乗算	177
A.6 2 進数による除算	180
B. 2 進数で実数を扱う	181
B.1 2 進数での小数表現	182
B.2 循環小数	183
B.3 固定小数点演算	183
B.4 最大値と精度	184
B.5 加 減 算	185
B.6 乗 算	185
B.7 除 算	186
参 考 文 献	188
索 引	191

本書における, Intel, AMD, Zilog, Microsoft, Windows, Xeon Phi, Z80 ほか, 記載された会社名, 商品名, 製品名は一般に各社の登録商標, 商標, または商品名です。本文中では, TM, ©, ® マークは省略しています。



デジタル回路の基本



音楽プレーヤなどに採用される回路は、大小さまざまな大きさの入力信号の比例関係を保ちながら増幅して、スピーカやイヤホンを鳴らすのが目的となります。こういったさまざまな大きさの信号を扱う回路をアナログ回路（analog circuit）と呼びます。それに対して、0 V か 5 V のように限られた電圧だけを扱い、その中間にあたる電圧を考えない方向で動作・設計するのがデジタル回路（digital circuit）です。

デジタル回路を実現する回路素子は、基本的にはアナログ回路と同等のものになりますが、その使い方が異なります。

本章では、デジタル回路の基礎である MOSFET（metal-oxide-semiconductor field-effect transistor）による回路素子を例に挙げて解説します。

1.1 MOSFET によるスイッチ回路

MOSFET と呼ばれる半導体には 2 種類あり、またそれら 2 種類の半導体を組み合わせることで、さまざまな論理回路が実現されています。これらの半導体は、それぞれスイッチのような動作をします。以降、便宜上、**スイッチ回路**（switching circuit）と呼ぶことにします。

1.1.1 n 型半導体と p 型半導体

半導体（semiconductor）を作る材料は今後も変わっていくものと考えられますが、現在、最もポピュラーな材料はシリコン（silicon, Si）です。純粋なシ

2 1. デジタル回路の基本

リコンは電気を通しにくい性質を持っていますし、低温であれば**絶縁体** (insulator) と呼んでもよいものです。このシリコンに対して不純物を添加することで、半導体の性質を強めていきます。

n 型半導体は、シリコン (Si) などの4価元素に、リン (P)、ヒ素 (As) などの5価元素を不純物として添加して作ります。電荷を運ぶ**キャリア** (carrier) は**自由電子** (free electron) であり、キャリアとして利用する自由電子が**負** (negative) の電荷を持つことから、n 型半導体と呼ばれているのです。

また、**p 型半導体**は、シリコン (Si) などの4価元素に、ホウ素 (B)、アルミニウム (Al) などの3価元素を不純物として添加して作ります。電荷を運ぶキャリアは**正孔** (hole, **ホール**) で、キャリアとして利用する正孔が**正** (positive) の電荷を持つことから p 型半導体と呼ばれているのです。

1.1.2 nMOS の構造と動作原理

n 型半導体と p 型半導体を図 1.1 のように構成して作成した構造を **nMOS** と呼んでいます。まず、nMOS の動作原理について考えます。

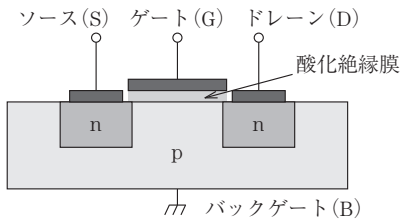


図 1.1 nMOS の構成

通常の状態では、ソース (S)-ドレイン (D) には電流は流れません。しかし、ゲート (G) に正の電圧がかかったときには、ゲートの真下の領域に電界が加わります。これにより、p 型のシリコン基板中のキャリアである正孔が下方に押されます。さらに電圧が加わると、ゲート直下に電子が誘起され、ソース-ドレイン間にキャリア (この場合、自由電子) の通り道 (channel, **チャネル**, **導電層**) ができます。ソース、ドレインには電子をキャリアとする n 型半導体がありますので、ソース⇒チャネル⇒ドレイン間に電子が流れます。

1.1.3 pMOS の構造と動作原理

n 型半導体と p 型半導体を図 1.2 のように構成して作成した構造を **pMOS** と呼んでいます。pMOS の動作原理は、nMOS の逆の動作となります。

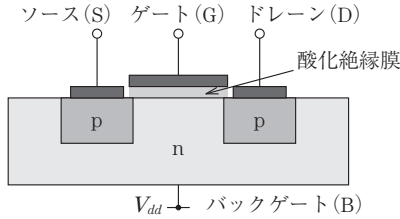


図 1.2 pMOS の構成

通常の状態では、バックゲート（B）側に与えられる正の電源電圧（ V_{dd} [V]）により電子が引き寄せられ、正孔がゲート直下に集まることで、キャリア（この場合、正孔）のチャネルができます。ソースとドレインには正孔をキャリアとする p 型半導体があり、結果として電流が流れるチャネルが形成されます。ここでゲートに正の電圧が与えられれば、バックゲートとの電位差が小さくなりチャネルが消滅して、電流が流れなくなります。

1.2 スイッチ回路としての動作

デジタル回路では、ゲート電圧の指示により、ソース-ドレイン間を ON/OFF するスイッチに見立て、動作させることになります。しかも電界を発生させることを目的としてゲートには電圧をかけるので、ゲートに流れ込む電流はほとんどなく、トランジスタを基本とする論理回路に比べて低消費電力を実現できます。ただし、電流が流れ込まないということは、入力インピーダンスが高いことを意味しています。ですから、もしゲート電圧が与えられない状況にしておくと、ほかの回路からの電圧の誘導を受けやすく、意図しない動作の原因になりますし、また静電気にも弱くなり故障の原因になりますから、注意が必要です。

つぎに、nMOS, pMOS の利用について考えます。動作原理で示したとおり、

nMOS, pMOS のバックゲート (B) には, それぞれ必要な電圧を与えることを前提として使います。その電圧の与え方については, 図 1.3 (a) ~ (c) のように順次, 簡略化して考えることができます。特に, バックゲート電圧とソース電圧を一致させる方向で利用する同図 (b) の方法は実用的であり, これを踏まえると nMOS, pMOS によるスイッチ回路は同図 (c) のように簡略化できます。詳細は 1.2.2 項で説明します。なお, nMOS と pMOS とではキャリアヤが異なり, 電流が流れる向きが逆になるので, ソースとドレインの位置関係は逆になりますが, 利用上の前提となりますので, いずれ S, D などの記号も省略していきます。

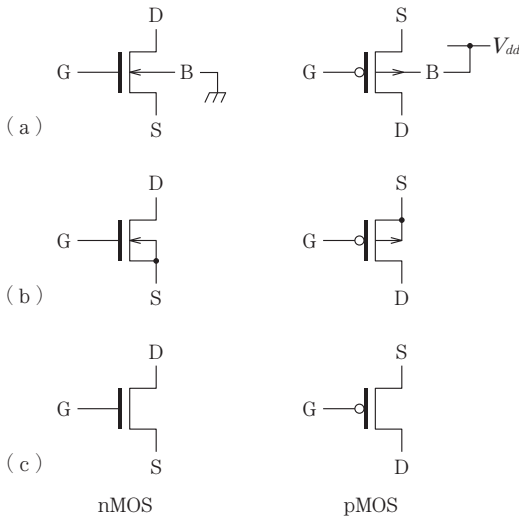
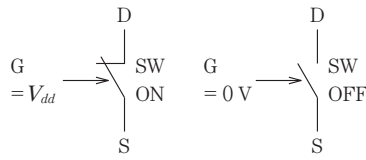


図 1.3 nMOS, pMOS による
スイッチ回路

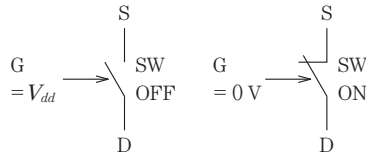
ここで, pMOS のゲートに○印が付いていますが, これは「0 V になったらスイッチが ON になる」ということを意味します。この○印は, 論理回路では反転を意味し, 動作を理解するうえではたいへん重要になります。

動作の様子を図 1.4 に示します。nMOS では, ゲートに対して電源電圧 V_{dd} [V] を与えたら, ドレイン-ソース間のスイッチが ON になります。ゲート電圧が 0 V であればスイッチは OFF です。

それに対し pMOS では, ゲートが 0 V のときソース-ドレイン間のスイッチ



(a) nMOS の動作



(b) pMOS の動作

図 1.4 nMOS, pMOS の動作

が ON となり、ゲート電圧に V_{dd} [V] を与えればスイッチは OFF となります。

1.2.1 スイッチ回路を利用した反転回路の構成

nMOS, pMOS を使って、反転回路を構成してみます。

反転回路 (inverting circuit) とは、入力に V_{dd} [V] が与えられたら 0 V を出力し、0 V を入力したら V_{dd} [V] を出力する回路です。このような動作をするものを nMOS, pMOS それぞれを使って構成すると、それぞれ図 1.5, 図 1.6 のようになります。ここでは反転回路のみを解説していますが、後出の論理積、論理和を実現する回路なども、nMOS のみ、または pMOS のみを使って構成することは可能です。

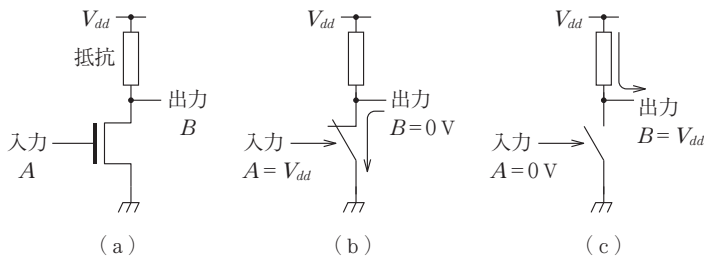


図 1.5 nMOS を使った反転回路とその動作

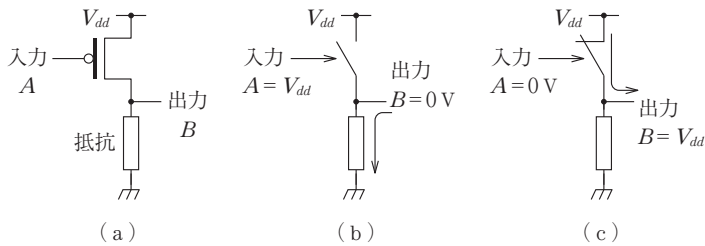


図 1.6 pMOS を使った反転回路とその動作

しかし、現在のデジタル回路では、図 1.7 のように、nMOS と pMOS の両方を使って反転回路を構成しています。nMOS と pMOS の両方を利用したものを **CMOS** (complementary MOS) と呼びます。

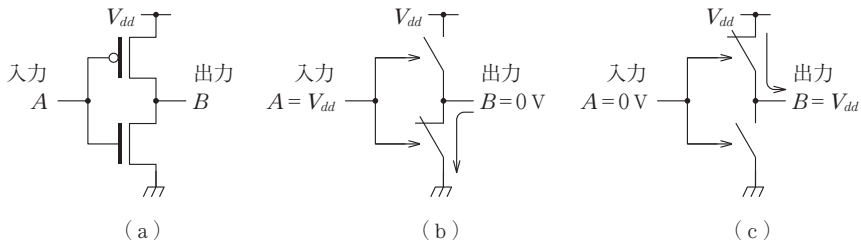


図 1.7 CMOS を使った反転回路とその動作

nMOS にしろ pMOS にしろ、入力 A に与えられた電圧に従ってスイッチが ON になるとき、電源電圧あるいは接地電圧がほとんど電圧降下なく出力されます。しかし、スイッチが OFF になるときには、抵抗を通して、電源電圧または接地電圧が出力されることになり、出力の先に接続される回路の入力インピーダンスの影響を受け、出力電圧が変化することがあります。CMOS では、電源側、接地側の両方にスイッチが置かれ、ほとんど電圧降下なく出力が得られるので、動作させる電源電圧の設定の自由度が増します。

また、nMOS や pMOS のみによる論理回路では、出力が $0\text{V} \rightarrow V_{dd} [\text{V}]$ に変化するときと $V_{dd} [\text{V}] \rightarrow 0\text{V}$ に変化するときとで若干動作が異なりますが、CMOS ではその差がありません。

その結果、回路設計をするとき、 0V になったら何らかの回路を動作させる

索引

【あ】		揮発性メモリ	76	シュミットトリガ回路	36
アキュムレータ		基本的な公式	16	循環小数	183
102, 148, 157		キャッシュメモリ	118	条件付きジャンプ命令	161
アクセスタイム		キャリヤ	2	状態遷移図	47
アセンブリ言語		吸収則	18	乗法標準形	62
アドレス		【く】		シリアル（直列）データ	
アドレスデコーダ		組込み CPU	169	伝送方式	112
アドレスバス		クロストーク	118	シリコン	1
アドレスレジスタ		クロック同期型 FF 回路	49	真理値表	14
アナログ回路		グローバル変数	165	【す】	
【い】		【け】		スイッチ回路	1
一時記憶装置		結合則	17	スタックポインタ	162
1 の補数表現		【こ】		ステータスレジスタ	
インデックスレジスタ		コアメモリ	78	148, 160	
【え】		高インピーダンス状態	41	【せ】	
エンハンスメント型		交換則	17	正	2
【お】		高級言語	104	制御ハザード	122
オクテット		構造ハザード	122	正 孔	2
オープンドレーン回路		固定小数点演算	184	正論理	30
オペレーティングシステム		コ・プロセッサ	105	積層セラミックコンデンサ	
76		コンパイル	104	155	
【か】		【さ】		セグメントレジスタ	167
外部入出力装置		サイクルタイム	96	絶縁体	2
カウンタ		雑 音	35	全加算器	71
加法標準形		雑音余裕	11	全減算器	74
カルノー図		差動回路	38	センスアンプ	88
間接アドレッシング方式		差動増幅型センスアンプ	89	全二重伝送方式	113
158		3 ステートロジック回路	40	【そ】	
完全系		【し】		ソフトウェア	86
貫通電流		しきい値	10	【た】	
【き】		システムクロック	109	ダイナミック変数	165
機械語		シフトレジスタ	58	タイムチャート	52
擬似乱数発生器		自由電子	2	【ち】	
60		周波数通倍回路	110	チップセレクト信号	91

チャタリング	36	パリティ検査	28	ホットエレクトロン注入方式	81
チャタリング防止回路	47	パワーオンリセット回路	153	ポートアドレス	140
チャネル	2	半加算器	70	ポリシリコン抵抗	86
中央処理装置	11, 101	バンク	99	ホール	2
直接アドレッシング方式	158	半減算器	74	ホールドタイム	138
【て】		番 地	91	【ま】	
デジタル回路	1	反転回路	5	マスタスレイブ型 FF 回路	50
データキャッシュ	119	半導体	1	マルチコア	123
データセレクト回路	94	半二重伝送方式	113	マルチスレッド	123
データハザード	122	汎用レジスタ	156	【め】	
データバス	107	【ひ】		命令トレースキャッシュ	119
データレジスタ	157	ビッグエンディアン	147	メモリセル	80
デプレション型	81	非同期カウンタ	58	メモリマップ	132
【と】		非同期順序回路	109	メモリマップド I/O 方式	108
同期カウンタ	59	非反転回路	7, 19	メモリ読み書きサイクル	128
同期順序回路	109	表皮効果	116	【も】	
導電層	2	【ふ】		漏れ電流	11
ド・モルガンの定理	18	負	2	【ゆ】	
トンネル絶縁膜	80	フェッチサイクル	128	優先順位	16
【に】		不揮発性メモリ	76	【ら】	
二重否定	17	符号ビット	175	ライトスルー方式	119
2 の補数表現	174	フラグレジスタ	148	ライトバック方式	119
【ね】		フラッシュメモリ	77, 80	【り】	
ネガティブエッジトリガ型	54	フーリエ級数展開	117	リトルエンディアン	147
【の】		プリチャージ電圧	88	リフレッシュ	87
ノイズ	35	フリップフロップ回路	44	【れ】	
ノイズマージン	11, 36	ブルアップ抵抗	35, 154	レジスタ	102, 156
ノイマン型コンピュータ	106	プログラムカウンタ	107, 159	列アドレス	99
【は】		フローティングゲート	80	【ろ】	
排他的論理和	20	負論理	30	漏 話	118
パイプラインハザード	122	分岐ハザード	122	ローカルバス	111
破壊読出し	88	分配則	17	ローカル変数	165
ハザード	66	【へ】		論理式	14
バ ス	106	べき等則	17		
バーストモード	98	ページモード	98		
バッファ回路	7, 19	ベースレジスタ	167		
パラレル（並列）データ		【ほ】			
伝送方式	111	保持時間	138		
		ポジティブエッジトリガ型	54		
		母 線	42		

論理積	15			割込みジャンプテーブル	
論理和	15	【わ】			147
		ワイヤード接続	34		
【A】		【I】		pMOS	3
active low	125	ID 動作	121	PROM	79
AND 回路	15	IF 動作	121	PWM	169
		INT	143	【R】	
【B】		I/O マップド I/O 方式	109	RAM	76, 84
BIOS	77	I/O 読み書きサイクル	128	$\overline{\text{RAS}}$	94
		【L】		RISC	104
【C】		LIFO 型	162	ROM	76, 78
$\overline{\text{CAS}}$	94			【s】	
CISC	104	【M】		SDRAM	98
CL	99	M 系列	60	Serial ATA	40
CMOS	6	MA 動作	121	SOP 型	42
CPU	11, 101	MOSFET	1	SRAM	85
CS	168	MROM	78	SS	168
		【N】		SSD	80
【D】		n 型半導体	2	【T】	
DDR-SDRAM	99	NAND 回路	21	TFT	86
DIP 型 IC	42	NAND 型フラッシュメモリ	83	TSOP 型	42
DMA	149	NMI	142	TSSOP 型	42
DMA コントローラ	150	nMOS	2	TTL	10
DRAM	87	NOR 回路	25	【U】	
DS	168	NOR 型フラッシュメモリ	82	USB	39
DSP	104	NOT 回路	14	【w】	
		n-Way Set Associative 方式	121	WB 動作	121
【E】		【O】		【x】	
EEPROM	79	OR 回路	15	XOR 回路	20
EPROM	79	【P】		【z】	
ES	168	p 型半導体	2	Z80	124
EX 動作	121	PIC	148	~~~~~	
		PLD	16	μOPS	104
【F】					
FIFO 型の記憶装置	58				
FPGA	16, 169				
【H】					
HDL	16, 170				

—— 著 者 略 歴 ——

1982 年 明治大学工学部電子通信工学科卒業
1984 年 明治大学大学院工学研究科電気工学専攻博士前期課程修了
1987 年 明治大学大学院工学研究科電気工学専攻博士後期課程修了
工学博士（明治大学）
1987 年 明治大学工学部専任助手
1990 年 明治大学理工学部専任講師
1995 年 明治大学理工学部専任助教授
2000 年 明治大学理工学部専任教授
現在に至る

コンピュータ設計概論

—— CMOS から組込み CPU まで ——

Introduction to Computer Design

— From CMOS to embedded CPU —

© Hiroyuki Kamata 2014

2014 年 11 月 7 日 初版第 1 刷発行



検印省略

著 者	かま	た	ひろ	ゆき
	鎌	田	弘	之
発 行 者	株 式 会 社	コ	ロ	ナ 社
	代 表 者	牛	来	真 也
印 刷 所	新 日 本 印 刷 株 式 会 社			

112-0011 東京都文京区千石 4-46-10

発行所 株式会社 コ ロ ナ 社

CORONA PUBLISHING CO., LTD.

Tokyo Japan

振替 00140-8-14844・電話 (03) 3941-3131 (代)

ホームページ <http://www.coronasha.co.jp>

ISBN 978-4-339-02488-3

（横尾）

（製本：愛千製本所）

Printed in Japan



本書のコピー、スキャン、デジタル化等の無断複製・転載は著作権法上での例外を除き禁じられております。購入者以外の第三者による本書の電子データ化及び電子書籍化は、いかなる場合も認めておりません。

落丁・乱丁本はお取替えいたします