

まえがき

本書は、デジタル回路を設計するにあたって必要となる考え方や設計法を解説した教科書である。デジタル回路について予備知識を持たない学生を対象に、デジタル回路の考え方の基になっているブール代数から、デジタル回路の設計法、回路素子、デジタル回路の応用までをわかりやすく解説した。

デジタル回路の教科書、参考書はたくさんあるが、本書はデジタル回路を設計するにあたって実際に必要な事項に的を絞った構成とした。また、多くの図を用いて内容をわかりやすくていねいに解説し、コーヒープレイクを随所に入れるなど、肩の凝らない解説を試みた。

コンピュータが開発されてから約 50 年を経て、デジタル回路素子も真空管から、トランジスタ、IC、LSI へと大きく変わってきた。しかし、デジタル回路の基本的な設計方法を身に付けておけば、どのようにデジタル回路素子が変わっても、それに対応することができる。

一般に組合せ回路や順序回路などのデジタル基本回路を設計する場合、MIL 論理記号が用いられる。これは、MIL 論理記号を用いた回路図が回路そのものを示していると同時に、論理を明確に示した論理図として用いることができるからである。本書ではこれを、MIL 記法による設計法として詳細に説明した。これはデジタル回路の実際的な設計法であるから、ぜひマスターすることをすすめる。

現在、デジタル回路を実際に構成するにあたっては、標準ロジック IC や PLD が用いられる。これらデジタル IC を有効に利用するには、内部回路構成とその特性を知っておくことが重要である。本書では、IC の回路構成についても解説し、デジタル IC どうしのインタフェース方法や考え方も示し

た。

ディジタル回路は実際的には、マイクロコンピュータやアナログ回路と接続され、応用システムとして構成されることが多い。本書では、マイクロコンピュータを構成するマイクロプロセッサについてもその基本を示した。また計測、制御回路などの応用システムの設計に必要な、アナログ回路を含んだD-A、A-D変換回路などについても解説した。これら回路の知識があれば、容易に応用システムを構成できるようになるからである。

以上のように、ディジタル回路設計にあたって必要な事項と、応用システムを構成するのに必要な基本事項を、わかりやすく解説したつもりである。浅学の身でありながら本書を執筆したのは、わかりやすく論理的に明確なディジタル回路の設計法を示したかったからである。

本書に用いた技術用語は、文部省学術用語集（電気工学編）とJIS用語集に準拠した。本書の執筆にあたっては、参考文献として巻末に掲げた多くの著書、文献を参照した。また、10章において、日本テキサス・インスツルメンツ株式会社の許可を得てデータシートを引用させていただいた。これらの方々に感謝するとともに、執筆の機会を与えられた編集委員の方々、お世話になったコロナ社の方々に感謝する次第である。

1999年5月

著 者

目 次

1. デジタル情報系と回路

1.1	デジタルとアナログ	1
1.2	記 数 法	2
1.3	符 号 系	6
1.4	デジタル回路の基礎	10
	演習問題	12

2. ブール代数とデジタル回路

2.1	ブール代数と論理式	14
2.2	基本法則とド・モルガンの定理	16
2.3	真理値表から論理式へ	21
2.4	論理式の簡単化	22
2.5	組 合 せ 禁 止	31
2.6	基本論理素子	32
2.7	論理式から論理回路へ	35
	演習問題	38

3. デジタル回路の設計法

3.1	MIL 記 法	40
3.2	論 理 の 一 致	43
3.3	AND と OR の相互変換	47
	演習問題	49

4. デジタル回路の実現素子

4.1 基本素子	51
4.1.1 ダイオード	51
4.1.2 接合トランジスタ	52
4.1.3 電界効果トランジスタ	56
4.2 TTL IC	58
4.2.1 標準 TTL	58
4.2.2 入出力特性	60
4.2.3 雑音余裕度	61
4.2.4 ファンイン・ファンアウト	62
4.3 CMOS IC	62
4.3.1 入出力特性	64
4.3.2 雑音余裕度	64
4.3.3 ファンアウト	65
4.4 デジタル回路のインタフェース	65
4.4.1 TTL 出力に CMOS を接続	66
4.4.2 CMOS 出力に TTL を接続	66
演習問題	67

5. 組合せ回路

5.1 エンコーダとデコーダ	68
5.1.1 10進-2進エンコーダ	68
5.1.2 2進-10進デコーダ	71
5.1.3 7セグメントデコーダ	73
5.2 データセレクタ	75
5.2.1 4入力マルチプレクサ	75
5.2.2 4出力デマルチプレクサ	77
5.3 比較回路	78
5.4 パリティ回路	79
演習問題	83

6. 2進演算回路

6.1	2進加算	84
6.2	2進減算	87
6.3	半加算器	90
6.4	全加算器	92
6.5	半減算器	93
6.6	全減算器	94
6.7	多ビット加算器への拡張	95
6.8	並列加算器, 並列減算器	96
	演習問題	98

7. フリップフロップ

7.1	フリップフロップとラッチ	99
7.2	フリップフロップの原理	100
7.3	RS フリップフロップ	102
7.3.1	RS フリップフロップの基本回路	102
7.3.2	チャタリング防止回路への応用	104
7.3.3	使用上の注意とパワーオンリセット回路	105
7.3.4	同期形 RS フリップフロップ	106
7.3.5	セット優先形, リセット優先形 RS フリップフロップ	107
7.4	JK フリップフロップ	107
7.4.1	JK フリップフロップの基本回路	108
7.4.2	レーシングや発振による誤動作	108
7.4.3	入力の読込みと出力の状態変化のタイミング	110
7.5	D フリップフロップと D ラッチ	114
7.6	T フリップフロップ	117
	演習問題	118

8. カウンタとレジスタ

8.1	カウ ン タ	119
8.1.1	非同期式カウンタ	119
8.1.2	同期式カウンタ	122
8.2	シフトレジスタ	124
8.3	ジョンソンカウンタ	126
8.4	リングカウンタ	128
8.5	カウンタの設計方法	129
8.6	同期式 2^n 進カウンタの設計	131
8.7	入力条件によるカウンタの設計	132
8.8	特性方程式によるカウンタの設計	135
	演習問題	140

9. メモリ，ASIC とマイクロプロセッサ

9.1	メ モ リ	141
9.1.1	ROM	141
9.1.2	RAM	146
9.2	PLA	157
9.2.1	バイポーラ形 PLA	157
9.2.2	データの書込み	159
9.2.3	MOS 形 PLA	159
9.3	ASIC	160
9.4	マイクロプロセッサと周辺回路	162
	演習問題	166

10. デジタル IC

10.1	デジタル IC の種類	167
------	-------------	-----

10.2	おもな標準ロジック IC	171
10.2.1	ゲート	172
10.2.2	エンコーダ/データセレクタ	175
10.2.3	デコーダ/デマルチプレクサ	176
10.2.4	フリップフロップ/ラッチ	179
10.2.5	カウンタ	185
10.2.6	演算回路	188
	演習問題	192

11. デジタル回路の応用

11.1	デジタル-アナログ変換	193
11.1.1	サンプリング定理	195
11.1.2	量子化	195
11.2	演算増幅器	196
11.2.1	反転増幅器	196
11.2.2	非反転増幅器	197
11.2.3	電圧ホロワ	198
11.2.4	ローパスフィルタ	199
11.3	サンプルホールド回路	199
11.4	D-A 変換器	201
11.4.1	重みつき電流形	201
11.4.2	R-2R ラダー形	202
11.5	A-D 変換器	203
11.5.1	二重積分形	203
11.5.2	逐次比較形	204
11.5.3	並列比較形	205
	演習問題	206
	引用・参考文献	207

演習問題解答209

索 引222

1

デジタル情報系と回路

ここでは、デジタル回路の基本概念とその展望を学習する。デジタル回路は、コンピュータなどを構成する基本回路で、コンピュータ技術や通信技術の歴史と密接に関連して発展してきた。現在、コンピュータ、計測、制御、通信など多くの分野の機器で用いられている。

1.1 デジタルとアナログ

電子回路を大別すると、デジタル回路とアナログ回路に分類することができる。本書でとり上げるのは、デジタル回路であるが、アナログとデジタルはどのように違うのであろうか。現在の生活の中で、アナログとデジタルを説明するのに、最も近い例は時計であろう (図 1.1)。

昔から使われているアナログ時計は、短針と長針が 360 度の盤面を回りながら、時と分を示している。短針と長針は連続的に変化し、時刻はほぼ何時何分という形で知ることができる。このように連続的な値を持つものが**アナログ** (analog) 量である。アナログ時計で、10 時 26 分と 10 時 27 分とは明確には区別しにくい。

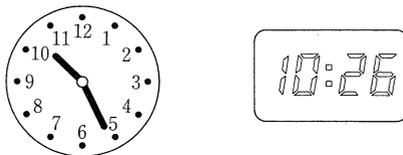


図 1.1 アナログ時計とデジタル時計

これに対してデジタル時計は、時と分を明確な離散的数値として示す。10時26分と10時27分は数値が異なるので、時刻として明確に判別できる。デジタル時計の持つ量は、1分、2分、3分と離散的であり、これが**デジタル** (digital) 量である。

これから取り扱うデジタル回路は、このデジタル量を取り扱う回路であるが、基本的に0と1の二つの値のみを取り扱っていく。-1, 0, 1の3値を扱うデジタル回路も研究されてはいるが実用化されておらず、2値回路が一般的である。デジタル回路は2値を取り扱うために、**論理回路** (logical circuit) と呼ばれることもある。

1.2 記数法

通常用いられている**10進数** (decimal number) で123を例として考えてみる。123の各けたは、それぞれに対応した 10^2 , 10^1 , 10^0 の**重み** (weight) を持っている。

$$123_{10} = 1 \times 10^2 + 2 \times 10^1 + 3 \times 10^0$$

ここで、123の添え字10は10進数を意味している。

また、重みの基本となる10を**基数** (radix) という。10進法で用いられる数字は、0から9までの10種類である。

これに対して、デジタル回路を用いて実現するコンピュータの内部では、**2進数** (binary number) が用いられている。2進数も、10進数と同様に重みを持った各けたで表現される。2進数では基数が2となり、用いられる数字は0と1の2種類となる。10進数の123は、2進数では次式で表現できる。

$$\begin{aligned} 1111011_2 &= 1 \times 2^6 + 1 \times 2^5 + 1 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 \\ &\quad + 1 \times 2^0 = 123_{10} \end{aligned}$$

ここで、添え字2は2進数を意味している。

また、2進数の各けたを**ビット** (bit: binary digit の略) と呼び、各けたは2のべき乗の重みを持っている。

2進数の 2^n の重みと呼称法を表1.1に示す。呼称法は参考までに付けたもので、自分の呼びやすい方法をとればよい。なおコンピュータでの1Kは1000ではなく、1024として取り扱うのが一般的である。また2進数が何けたで構成されていても、その最上位けたを**MSB** (most significant bit)、最下位けたを**LSB** (least significant bit) と呼ぶ。

表 1.1 2進数の重み

2^n	10進数	呼 称	2^n	10進数	呼 称
2^0	1	イチ	2^{11}	2 048	2 K
2^1	2	ニ	2^{12}	4 096	4 K
2^2	4	ヨン	2^{13}	8 192	8 K
2^3	8	パ	2^{14}	16 384	16 K
2^4	16	イチロク	2^{15}	32 768	32 K
2^5	32	ザンニ	2^{16}	65 536	64 K
2^6	64	ロクヨン	2^{17}	131 072	128 K
2^7	128	イチニッパ	2^{18}	262 144	256 K
2^8	256	ニゴロ	2^{19}	524 288	512 K
2^9	512	ゴイチニ	2^{20}	1 048 576	1 M
2^{10}	1 024	1 K			

10進数を2進数へ変換する方法には、変換しようとする10進数をつぎつぎに2で割って、2進各けたを余りとして取り出す方法がある。小数部分がある数の変換では、整数部分と小数部分に分けて変換する。

10進整数123を2進数に変換する簡単な例を図1.2に示す。最初に123を2で割り、商61を下に記入して、余り1を右へ記入する。最終的に変換しようとする数が、0になるまで割り続ける。2で割ることで、2進数の各けたが

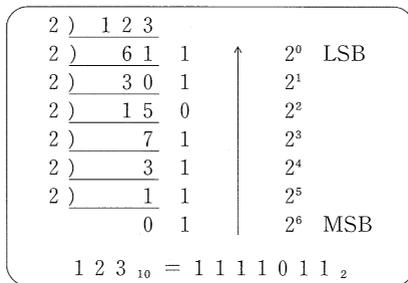


図 1.2 10進-2進変換

余りとして取り出される。ここで注意すべきは、最初に取り出された余りが LSB で、最後の余りが MSB であることである。

コンピュータでは 2 進数が用いられるが、けた数が多くなってわかりにくくなる場合がある。けた数を少なくしてわかりやすくするために、8 進数 (octal number) や 16 進数 (hexa decimal number) を用いる場合がある。

4 ビットの場合の各進数の対応を表 1.2 に示す。2 進数では 0 と 1、8 進数では 0 から 7、10 進数では 0 から 9 の数字が用いられる。10 進数の 123 は、8 進数では次式で表現される。

$$173_8 = 1 \times 8^2 + 7 \times 8^1 + 3 \times 8^0 = 123_{10}$$

16 進数では 0 から 9 の数字と、10 から 15 までの数値を表現するため、A から F までの文字を数字として使用する。10 進数の 123 は、16 進数では次式で表現される。

$$7B_{16} = 7 \times 16^1 + 11 \times 16^0 = 123_{10}$$

123_{10} を 2、8、16 進数に変換する例を表 1.3 に示す。8 進表現は、2 進数を LSB から 3 けたごとに区切って 8 進数 1 けたとする。16 進表現は、2 進数を 4 けたごとに区切って 16 進数 1 けたとする。

10 進数で負の数を表現するには、 -123 のように絶対値に一の符号を付けて表現する。しかし、デジタル回路で 2 進数を用いる場合は、+、- の符号を用いることはできず、0 か 1 によって+と-を表現する必要がある。2 進数で負の数を表現する方法には、以下の方法のいずれかが用いられる。

- 1) 符号と絶対値
- 2) 補数

1) は 2 進数のあるけたを正負の符号 (例えば 0 ならば正、1 ならば負) と見なし、これに絶対値の 2 進数を付けて表現する方法である。2) は 1 または 2 の補数を用いて、負の数を表現する方法である。

通常、コンピュータ内部では、2 の補数 (2's complement) で負の数を表現する場合が多い。この場合、2 進数の MSB の 0/1 は正負の符号を示すことになる。2 の補数で表現された 2 進数では、MSB が 0 ならば正の数、1 ならば

【-123₁₀の2の補数表現】

① 123を2進数で表現する	0 1 1 1 1 0 1 1	+123
② 1と0を反転する	1 0 0 0 0 1 0 0	1の補数
③ LSBに1を加算する	$\begin{array}{r} 1 0 0 0 0 1 0 1 \\ + \\ \hline 1 0 0 0 0 1 0 1 \end{array}$	2の補数
$-123_{10} = 10000101$		

図 1.3 2の補数の求め方

1バイト（8ビット）のデータで表現できる数の例を、表 1.4 に示す。正の数は最大 127 (01111111) までで、負は最大 -128 (10000000) までである。負で表現できる数は、正で表現できる数に比べて1多い。負の数が2の補数で表現される場合は、ビット数の大小にかかわらずつねに、負で表現できる数が正に比べて1多くなる。

表 1.4 整数表現法（1バイト）

10進数	2進数（1バイト）
127	<u>0</u> 1 1 1 1 1 1 1 1
1	<u>0</u> 0 0 0 0 0 0 0 1
0	<u>0</u> 0 0 0 0 0 0 0 0
-1	<u>1</u> 1 1 1 1 1 1 1 1
-127	<u>1</u> 0 0 0 0 0 0 0 1
-128	<u>1</u> 0 0 0 0 0 0 0 0

— : 符号ビット

1.3 符 号 系

デジタル回路やコンピュータで数値を表現する際には、2進数が用いられる。しかし通常の生活の中で用いられるのは10進数である。10進数をデジタル回路で表現するために、2進化10進符号（binary coded decimal: BCD符号）が用いられる。

BCD符号は10進数の各けたを、4ビットの2進数で表現する方法である。10進とBCD符号の対応表を表 1.5 に示す。4ビットの各けたの重みは8-4-2-1となるため、8-4-2-1コードと呼ぶことがある。10進数を表現するため、

表 1.5 BCD 符号

10 進数	BCD 符号	10 進数	BCD 符号
0	0 0 0 0	5	0 1 0 1
1	0 0 0 1	6	0 1 1 0
2	0 0 1 0	7	0 1 1 1
3	0 0 1 1	8	1 0 0 0
4	0 1 0 0	9	1 0 0 1

BCD 符号各けたには 9 (1001_2) を超える表現はない。

3 けたの 10 進数 123 を、BCD 符号に変換した例をつぎに示す。BCD 符号の各けたは 4 ビットであるが、さらに 4 ビットを加えて +, - の符号を表現することがある。

10 進数	1	2	3
BCD 符号	0001	0010	0011

デジタル回路では文字を表現する場合も 2 進数を用いて表現し、アルファベットや数字を表現するために、**ASCII コード** (American standard code for information interchange code), **EBCDIC** (extended binary coded decimal interchange code), **JIS コード** (JIS 情報交換用符号 X 0201) がある。

ASCII コードは多くのコンピュータで用いられており、7 ビットで英字、数字、特殊文字、制御コードなど 1 文字を表現する。ASCII コードはパーソナルコンピュータでは標準的に使用されている。ASCII コード表を表 1.6 に示す。 $b_6 \sim b_4$ の上位 3 ビットが 000 ~ 001 である符号は、文字としてではなく制御コードとして用いられている。上位 3 ビットが 010 ~ 111 では、特殊文字、数字、英大小文字が表現されている。

EBCDIC コードは BCD 符号を拡張したコードで、1 バイトで 1 文字を表現する。IBM 系の汎用コンピュータで多く用いられている。

JIS コードは、ASCII コードを 8 ビットに拡張し、カナ文字を表現できるようにしたコードである。カナ文字を表現するコードを除けば、ASCII コードと一致している。

日本語をコンピュータ内部で表現するコードの一つに、2 バイトで漢字 1 文

索 引

【あ】	
アキュムレータ	164
アクイジションタイム	200
アクティブ	42
アクティブフィルタ	199
アップ/ダウンカウンタ	187
アナログ回路	1
アナログ信号	193
アナログ量	1
アパーチャタイム	200

【い】	
イクスクルーシブオア	81
1の補数表示	90
イマジナリーショート	196
インアクティブ	42
インタフェース	170
インバータ	33,96

【え】	
エッジトリガ形	110
エミッタ接地電流増幅率	54
エンコーダ	68
演算増幅器	196

【お】	
応用方程式	135
オープンコレクタ	173
オープンドレーン	173
オペアンプ	196
オペレーショナルアンプリ ファイア	196
重み	2
重みつき電流形	201

【か】	
カウンタ	119
加法標準形	21
加法標準形設計法	69
借り	87
カルノー図法	23

【き】	
帰還形 S/H 回路	199
奇偶検査ビット	79
基数	2,84
奇数パリティ	9,81
基本サンプルホールド回路	199
キャリー	84
吸収則	19
9の補数表示	89

【く】	
偶数パリティ	9,81
組合せ回路	68
組合せ禁止	31
クリア	113
クロック同期形 RS フリッ プフロップ	99
クワイン-マクラスキ法	23

【け】	
けた上げ	84
結合則	18
ゲート回路	33,172
ゲート形	110

【こ】	
交換則	18
コンパレータ	78

【さ】	
最下位のけた	84
最上位のけた	84
雑音余裕度	61
サンプリング定理	195
サンプリングパルス	200
サンプルホールド回路	199

【し】	
しきい値電圧	56
シフトレジスタ	119
シフト JIS コード	8
集積回路	51
16進数	4
10進数	2
10進-2進エンコーダ	69
シュミットトリガインバ ータ	174
順序回路	68
状態図	103
状態遷移図	103
状態遷移表	103
状態表	103
状態表示記号	40
乗法標準形	22
ジョンソンカウンタ	126
シリアルアダー	95
シリアル-パラレルデー タ 変換	125
シリーズ	168
振幅の離散化	195
真理値表	16,69

【す】	
数字表示素子	177
スタック	165

プリセット	113	マスク ROM	142	リセット優先形 RS フリップ	
フリップフロップ	99	マスタスレーブ形	111	フリップ	107
フルアダー	93	マスタフリップフロップ	111	リプルカウンタ	120
プルアップ	37,69	マルチエミッタトランジ		利得	197
フルサブトラクタ	95	スタ	58	リードサイクル	152
ブール代数	14	マルチプレクサ	75	リフレッシュ動作	146
プログラマブル ROM	141			量子化	195
負論理	42	【み】		リングカウンタ	128
分配則	18	未定義組合せ	31		
		【ゆ】		【れ】	
【へ】		優先順位	15,69	レジスタ	164
ベイチ図法	23	ユニポーラトランジスタ		レーシング	109
並列カウンタ	122		11,167		
並列比較形 A-D 変換器	205	【よ】		【ろ】	
べき等則	18	4000/4500 シリーズ	12	ロジカルオシレータ	101
ベース接地電流増幅率	54	【ら】		論理回路	2,21
		ライジングエッジ	110	論理積	10,15
【ほ】		ライトサイクル	154	論理積項	21
ポジティブエッジ	111	ラッチ	99	論理積に関する定理	18
補数	89	ランダムロジック IC	11	論理の一致	44
補数器	96	【り】		論理和	10,15
補数表示	89	リセットセットフリップ		論理和に関する定理	17
ボルテージホロワ	198	フロップ	102		
ポロー	87			【わ】	
				割込み信号	165
【ま】					
マイクロプロセッサ	162				

【A】		【C】		【E】	
A-D 変換回路	193	CLR	113	EAPROM	145
A-D 変換器	203	CMOS	11	EBDIC	7
AND 回路	10	CPU	162	ECL	168
ASCII コード	7			EPROM	143
ASIC	160	【D】		EXCLUSIVE-OR	33,81
ASSP	160	D フリップフロップ	114		
		D ラッチ	114	【F】	
【B】		D-A 変換回路	193	FAMOS	143
BCD	6	D-A 変換器	201	FET	56
BICMOS	11,168	DRAM	151	FF	99
bit	2			FN トンネル現象	145

— 著者略歴 —

伊原 充博 (いはら あつひろ)

- 1969年 芝浦工業大学電気工学科卒業
- 1979年 東京都立工業高等専門学校助教授
- 1991年 東京都立工業高等専門学校教授
- 2006年 東京都立産業技術高等専門学校教授
- 2009年 東京都立工業高等専門学校名誉教授

吉沢 昌純 (よしざわ まさすみ)

- 1984年 東京都立大学工学部電気工学科卒業
- 1986年 東京都立大学大学院修士課程修了
(電気工学)
- 1991年 東京都立大学非常勤講師
- 1992年 東京都立工業高等専門学校助教授
- 1995年 博士(工学) (東京都立大学)
- 2006年 東京都立産業技術高等専門学校教授
現在に至る

若海 弘夫 (わかうみ ひろお)

- 1973年 千葉大学工学部電子工学科卒業
- 1973年 日本電気株式会社勤務
- 1992年 東京都立工業高等専門学校助教授
- 2000年 博士(工学) (東京都立大学)
- 2002年 東京都立工業高等専門学校教授
- 2006年 東京都立産業技術高等専門学校教授
現在に至る
- 2008年 IEEE Senior Member

デジタル回路

Digital Circuit

© Ihara, Wakaumi, Yoshizawa 1999

1999年7月2日 初版第1刷発行

2013年9月20日 初版第13刷発行

検印省略

著者 伊原充博
若海弘夫
吉沢昌純
発行者 株式会社 コロナ社
代表者 牛来真也
印刷所 壮光舎印刷株式会社

112-0011 東京都文京区千石4-46-10

発行所 株式会社 コロナ社

CORONA PUBLISHING CO., LTD.

Tokyo Japan

振替 00140-8-14844・電話 (03)3941-3131(代)

ホームページ <http://www.coronasha.co.jp>

ISBN 978-4-339-01193-7 (富田) (製本：グリーン)

Printed in Japan



本書のコピー、スキャン、デジタル化等の無断複製・転載は著作権法上での例外を除き禁じられております。購入者以外の第三者による本書の電子データ化及び電子書籍化は、いかなる場合も認めておりません。

落丁・乱丁本はお取替えいたします